

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-252640

(43)Date of publication of application : 09.09.1994

(51)Int.Cl.

H03B 5/12
H03L 7/099

(21)Application number : 05-036274

(71)Applicant : FUJITSU LTD

(22)Date of filing : 25.02.1993

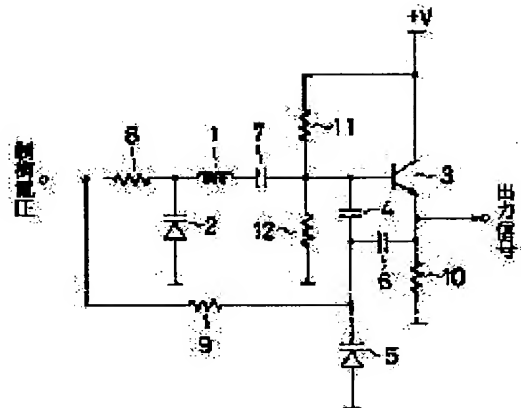
(72)Inventor : MISHIRO TOKIHIRO

(54) VOLTAGE-CONTROLLED OSCILLATOR CIRCUIT

(57)Abstract:

PURPOSE: To expand a frequency variable range, to improve the linearity and to make an output level stable with respect to the voltage-controlled oscillator circuit whose oscillating frequency is controlled by a control voltage.

CONSTITUTION: In a clapper-type oscillator circuit by which an output signal of a transistor(TR) amplifier 3 whose input side is connected to an LC resonance circuit consisting of an inductor 1 and a static capacitor 2 is divided by 1st and 2nd capacitors 4, 5 and the divided voltage is positively fed back to the input side the capacitor 2 of the LC resonance circuit is constituted of a 1st varactor diode. Then at least either of the 1st and 2nd capacitors 4, 5 is constituted of a 2nd varactor diode and a control voltage is applied to the 1st varactor diode via a resistor 8 to control the oscillating frequency and the control voltage is applied to the 2nd varactor diode via a resistor 9 to control the feedback quantity by the capacitor division.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 6 - 2 5 2 6 4 0

(43) 公開日 平成 6 年 (1994) 9 月 9 日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 3 B	5/12	G 8124-5 J		
H 0 3 L	7/099	9182-5 J	H 0 3 L	7/08 F

審査請求 未請求 請求項の数 2 O L

(全 7 頁)

(21) 出願番号 特願平 5-36274

(22) 出願日 平成 5 年 (1993) 2 月 25 日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中 1015 番地

(72) 発明者 御代 時博

神奈川県川崎市中原区上小田中 1015 番地

富士通株式会社内

(74) 代理人 弁理士 柏谷 昭司 (外 1 名)

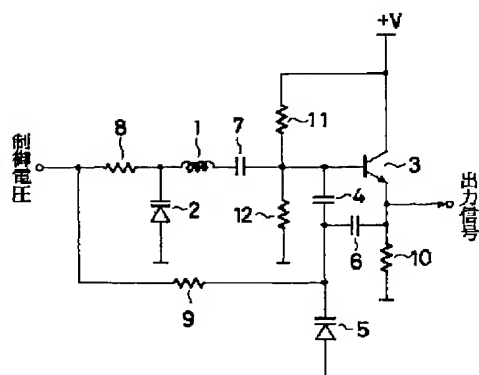
(54) 【発明の名称】 電圧制御発振回路

(57) 【要約】

【目的】 制御電圧により発振周波数を制御する電圧制御発振回路に関し、周波数可変範囲を拡大すると共に、直線性を改善し、且つ出力レベルを安定化する。

【構成】 インダクタンス 1 と静電容量 2 とからなる LC 共振回路を入力側に接続したトランジスタ増幅器 3 の出力信号を、第 1、第 2 の静電容量 4、5 により分圧して入力側へ正帰還するクラップ形発振回路に於いて、LC 共振回路の静電容量 2 を第 1 の可変容量ダイオードにより構成し、正帰還用の第 1、第 2 の静電容量 4、5 の少なくとも何れか一方を第 2 の可変容量ダイオードにより構成し、抵抗 8 を介して制御電圧を第 1 の可変容量ダイオードに印加して発振周波数を制御すると共に、抵抗 9 を介して第 2 の可変容量ダイオードに制御電圧を印加して、容量分割による帰還量を制御する。

本発明の原理説明図



【特許請求の範囲】

【請求項1】 インダクタンス(1)と静電容量(2)とからなるLC共振回路を入力側に接続したトランジスタ増幅器(3)の出力信号を、第1、第2の静電容量(4)、(5)により分圧して前記入力側に正帰還するクラップ形発振回路に於いて、

前記LC共振回路の前記静電容量(2)を第1の可変容量ダイオードにより構成し、正帰還用の前記第1、第2の静電容量(4)、(5)の少なくとも何れか一方を第2の可変容量ダイオードにより構成し、前記第1の可変容量ダイオードに印加する制御電圧により発振周波数を制御すると共に、前記第2の可変容量ダイオードに制御電圧を印加して、帰還量を制御する構成としたことを特徴とする電圧制御発振回路。

【請求項2】 前記第1の可変容量ダイオードに印加する制御電圧を、前記第2の可変容量ダイオードにレベルシフタを介して印加する構成としたことを特徴とする請求項1記載の電圧制御発振回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、制御電圧により発振周波数を制御する電圧制御発振回路に関する。電圧制御発振回路は、FM変調器、FM復調器、位相同期回路(PLL)、周波数シンセサイザ等の構成要素として広く使用されている。この電圧制御発振回路に対する要求性能は、それぞれの使用目的によっても相違するが、一般的には発振周波数の可変範囲、制御電圧は発振周波数との関係の直線性、出力レベルの安定性、低雑音特性等がある。例えば、周波数シンセサイザに於いては、その出力周波数は、電圧制御発振回路により発生できる周波数範囲により制限されることになる。従って、広い周波数範囲のシンセサイザを実現する為には、発振周波数の可変範囲が広い電圧制御発振回路が不可欠となる。

【0002】又映像信号をFM変調して無線周波数で伝送する為のFM変調器に於いては、広い周波数範囲にわたり、制御電圧の変化に対する出力周波数の変化が一定となる直線性が要求される。特に、光伝送路によりアナログ信号を伝送する技術の開発が進められているが、このような目的にも、直線性の良いFM変調器が必要となる。又何れの応用分野に於いても、発振周波数を変化させても出力レベルが変化しないことが要望されている。このように、電圧制御発振回路に対しては、発振周波数の可変範囲の拡大、直線性の向上、出力レベルの安定化等が要望されている。

【0003】

【従来の技術】図7は従来例の説明図であり、Qはトランジスタ、 $R_1 \sim R_4$ は抵抗、Lはインダクタンス、 $C_1 \sim C_4$ はコンデンサ、VDは可変容量ダイオード、+Vは電源電圧である。トランジスタQのコレクタに電源電圧+Vを印加し、抵抗 R_2 、 R_3 により電源電圧+V

を分圧してベースにバイアス電圧を印加し、エミッタに抵抗 R_4 を接続すると共に、出力信号を導出し、この出力信号をコンデンサ C_3 、 C_4 により分圧してベースに帰還し、ベースにコンデンサ C_2 を介してインダクタンスLとコンデンサ C_1 からなるLC共振回路を接続した構成は、クラップ形発振回路と称されるものである。この場合のコンデンサ C_2 、 C_3 、 C_4 は、LC共振回路のコンデンサ C_1 に比較して大きな静電容量とし、発振周波数には影響しないように選定されている。

10 【0004】このクラップ形発振回路のLC共振回路のコンデンサ C_1 を可変容量ダイオードVDとし、この可変容量ダイオードVDに抵抗 R_1 を介して制御電圧を印加することにより、可変容量ダイオードVDの静電容量を変化し、それによりLC共振回路の共振周波数を変化させて、制御電圧により発振周波数を制御する電圧制御発振回路を構成することができる。

20 【0005】このように、電圧制御発振回路は、可変容量ダイオードVDに制御電圧を印加し、その静電容量を変化させるものであり、その可変容量ダイオードVDの特性に従って、周波数可変範囲や直線性等が決定されることになる。その為、従来は、可変容量ダイオードVDの特性改善の為の努力が払われていた。

30 【0006】可変容量ダイオードVDは、pn接合面に逆バイアス電圧を印加することにより発生する空乏層を利用するものであり、この空乏層は一種のコンデンサと見做すことができる。そして、印加する逆バイアス電圧の変化による空乏層の厚さの変化によって静電容量が変化する。これによって、可変容量ダイオードVDを用いたLC共振回路の共振周波数が変化する。この可変容量ダイオードVDの可変特性向上の方法として、pn接合部の不純物濃度の分布を、接合面の近くで急激に変化させ、接合面から離れるに従って緩やかに減少させる所謂超階段接合構成が知られている。

40 【0007】又電圧制御発振回路をFM変調器に適用する場合、その直線性を改善する為、例えば、特許第1013758号明細書、特開昭57-10762号公報、特開昭57-10763号公報等が知られている。これらの場合の直線性の改善は、何れも周波数特性の補償等の手段を設けることにより、直線性の向上を図るものであるが、出力レベルの安定化はできないものであった。

【0008】

【発明が解決しようとする課題】前述のようなクラップ形発振回路を基本構成とした電圧制御発振回路に於いては、コンデンサ C_3 、 C_4 による容量分割により出力信号が入力側へ帰還されて発振が継続されるものであり、トランジスタQのエミッタに接続された抵抗 R_4 に並列にコンデンサ C_4 が接続されていることにより、発振周波数が高くなるに従ってコンデンサ C_4 のインピーダンスが小さくなって帰還量が減少する傾向となる。

【0009】その為、従来例の電圧制御発振回路は、図8に示すような特性となる。即ち、横軸を制御電圧

〔V〕、縦軸を周波数〔MHz〕及び出力レベル〔dBm〕として示し、コンデンサ C_2 を470pF、コンデンサ C_3 を12pF、コンデンサ C_4 を24pF、抵抗 R_1 を10k Ω 、抵抗 R_4 を470 Ω とした場合であり、制御電圧を0Vから直線的に上昇させた時、曲線aに示すように、発振周波数は305MHzから次第に上昇した。しかし、制御電圧を3.5Vとした時に発振が停止した。その時の発振周波数は約380MHzであった。従って、発振周波数の可変範囲は約75MHzであった。

【0010】又出力レベルは、曲線bに示すように、発振周波数に逆比例するように-5dBmから-12dBmに大きく変化した。なお、コンデンサ C_3 、 C_4 の値を種々変化した場合も、発振周波数の範囲は多少相違したものとなるが、変化範囲は100MHz程度であり、この変化範囲を更に広くするように回路定数を設定したとしても、直線性が非常に悪いものとなり、且つ出力レベルは、曲線bに類似して発振周波数に逆比例するように大きく減少する特性であった。本発明は、周波数可変範囲を拡大すると共に直線性を改善し、且つ出力レベルを安定化することを目的とする。

【0011】

【課題を解決するための手段】本発明の電圧制御発振回路は、図1を参照して説明すると、インダクタンス1と静電容量2とからなるLC共振回路を入力側に接続したトランジスタ増幅器3の出力信号を、第1、第2の静電容量4、5により分圧して入力側に正帰還するクラップ形発振回路に於いて、LC共振回路の静電容量2を第1の可変容量ダイオードにより構成し、正帰還用の第1、第2の静電容量4、5の少なくとも何れか一方を第2の可変容量ダイオードにより構成し、第1の可変容量ダイオードに印加する制御電圧により発振周波数を制御すると共に、第2の可変容量ダイオードに制御電圧を印加して、帰還量を制御する構成とした。又6、7は直流遮断用の静電容量、8、9は制御電圧印加用の抵抗、10は出力用の抵抗、11、12はバイアス電圧用の抵抗である。

【0012】又第1の可変容量ダイオードに印加する制御電圧を、第2の可変容量ダイオードにレベルシフタを介して印加する構成とした。

【0013】

【作用】トランジスタ増幅器3の入力側のベースに静電容量7を介して接続したLC共振回路の静電容量2を第1の可変容量ダイオードとし、抵抗8を介して制御電圧を第1の可変容量ダイオードに印加して、LC共振回路の共振周波数を変化する電圧制御発振回路を構成している。又正帰還用の静電容量4、5の静電容量5を図示のように第2の可変容量ダイオードとした場合、制御電圧

を抵抗9を介して第2の可変容量ダイオードに印加することにより、発振周波数を高くするに従って可変容量ダイオードの静電容量を小さくすることができる。従って、発振周波数が高くなるに従って帰還量が減少することを防止し、所望の帰還量を維持できることになり、周波数が高い範囲まで発振を継続することができ、且つ直線性を改善すると共に出力レベルの安定化を図ることができる。又正帰還用の静電容量4を可変容量ダイオードとすることもできる。又正帰還用の両方の静電容量4、5を可変容量ダイオードとすることもできる。

【0014】又レベルシフタは、LC共振回路の静電容量2を構成する第1の可変容量ダイオードに印加する制御電圧による静電容量の変化と、正帰還用の第2の可変容量ダイオードに印加する制御電圧による静電容量の変化とを比例的に、且つ異なる値とする為のものであり、ツェナーダイオード、演算増幅器、抵抗等の各種の構成を利用することができる。

【0015】

【実施例】図2は本発明の第1の実施例の説明図であり、Qはトランジスタ、 $R_1 \sim R_5$ は抵抗、 $C_1 \sim C_5$ はコンデンサ（静電容量）、Lはインダクタンス、+Vは電源電圧である。LC共振回路を構成するコンデンサ C_1 を第1の可変容量ダイオードVD₁とし、正帰還用のコンデンサ C_4 を第2の可変容量ダイオードVD₂とした場合を示す。

【0016】制御電圧を抵抗 R_1 を介して第1の可変容量ダイオードVD₁に印加して、LC共振回路の共振周波数を変化させると共に、抵抗 R_5 を介して第2の可変容量ダイオードVD₂に印加し、コンデンサ C_3 、 C_4 、 C_5 による出力信号の分圧比を変化させる。又トランジスタQのエミッタに抵抗 R_4 を接続し、このエミッタとベースとの間に前記コンデンサ C_3 を接続して、コンデンサ C_4 、 C_5 により分圧された出力信号を、トランジスタ増幅器の入力側としてのベースに帰還する。又従来例と同様に、抵抗 R_2 、 R_3 により電源電圧+Vが分圧されてベースにバイアス電圧が印加される。

【0017】制御電圧を高くして第1の可変容量ダイオードVD₁の静電容量を小さくし、LC共振回路の共振周波数を高くした時、第2の可変容量ダイオードVD₂の静電容量も小さくなるように制御される。従って、トランジスタQのエミッタからベースへの帰還量は減少しないことになる。それにより、発振周波数を高くしても発振が停止しないから、発振周波数の可変範囲を拡大することができる。又帰還量をトランジスタQの利得等との関係で選定することにより、出力レベルを安定化することができる、且つ直線性を改善することができる。

【0018】図3は本発明の実施例の特性測定曲線図であり、図8に示す従来例の特性測定曲線図と同様に、横軸を制御電圧〔V〕、縦軸を周波数〔MHz〕及び出力レベル〔dBm〕として示す。又回路定数も図8に示す

従来例の場合と同様であり、又抵抗 R_5 を $15\text{ k}\Omega$ とし、第1の可変容量ダイオード VD_1 に抵抗 R_1 を介して制御電圧を印加し、又第2の可変容量ダイオード VD_2 に抵抗 R_5 を介して制御電圧を印加し、その制御電圧を 0 V から上昇させた。

【0019】その結果、制御電圧を 8 V としても発振は継続し、発振周波数は曲線Aで示すように、約 300 MHz から 550 MHz にわたる約 250 MHz の変化範囲となった。これは、従来例に比較して2倍以上の変化範囲であることを示す。又曲線Aからも判るように直線性も改善されている。又出力レベルは曲線Bで示すように、 -2 dBm 〜 5 dBm の範囲となり、従来例に比較して著しく安定化されている。なお、出力レベルは、回路定数の選定により更に安定化することも可能である。

【0020】図4は本発明の第2の実施例の説明図であり、図2と同一符号は同一部分を示し、 VD_3 は可変容量ダイオードである。この実施例は、正帰還用のコンデンサ C_3 を第2の可変容量ダイオード VD_3 とした場合を示す。この第2の可変容量ダイオード VD_3 には、トランジスタQのベースに印加されるバイアス電圧と、抵抗 R_5 を介して印加される制御電圧との差分が印加されることになる。従って、第1の可変容量ダイオード VD_1 に印加される制御電圧を上昇して発振周波数を高くすると、第2の可変容量ダイオード VD_3 に印加される電圧は減少して、その静電容量は増加する。それにより、発振周波数が高くなっても帰還量の減少が防止され、発振周波数の変化範囲を拡大することができる。

【0021】図5は本発明の第3の実施例の説明図であり、図2と同一符号は同一部分を示し、 VD_2 、 VD_3 は可変容量ダイオードであって、正帰還用のコンデンサ C_3 、 C_4 の両方を可変容量ダイオードとした場合を示す。この場合は、制御電圧を上昇して、第1の可変容量ダイオード VD_1 の静電容量を小さくし、LC共振回路の共振周波数を高くした時、可変容量ダイオード VD_2 に印加される制御電圧も上昇して、その静電容量は小さくなり、又可変容量ダイオード VD_3 に印加される制御電圧は反対に低下することになり、その静電容量は大きくなる。それにより、発振周波数を高くした時の帰還量の減少を確実に防止し、発振周波数の変化範囲を更に拡大することができ、且つ直線性を改善することができる。

【0022】図6は本発明の第4の実施例の説明図であり、図2と同一符号は同一部分を示し、ZDはツェナーダイオード、 R_6 は抵抗である。この実施例は、ツェナーダイオードZDをレベルシフタとした場合を示し、制御電圧は、抵抗 R_1 を介してLC共振回路の第1の可変容量ダイオード VD_1 に印加されると共に、第2の可変容量ダイオード VD_2 には、ツェナーダイオードZDによるツェナー電圧だけシフトされた制御電圧が抵抗 R_5

を介して印加される。

【0023】この実施例は、第1、第2の可変容量ダイオード VD_1 、 VD_2 を同一構成とした場合に、制御電圧による第1の可変容量ダイオード VD_1 の静電容量と、第2の可変容量ダイオード VD_2 の静電容量とを相違させ、且つその静電容量の変化方向を同一とし、発振周波数の可変範囲を拡大するものである。

【0024】ツェナーダイオードZDによるレベルシフタの代わりに、演算増幅器による減算回路等により、制御電圧から基準電圧を減算することにより、制御電圧のレベルをシフトして、第1の可変容量ダイオード VD_1 に印加される電圧に対して、所定レベル差の電圧を第2の可変容量ダイオード VD_2 に印加される構成とすることも可能である。又抵抗分圧等を組合せて、第1の可変容量ダイオード VD_1 に印加される電圧と、第2の可変容量ダイオード VD_2 に印加される電圧とのレベル差を与えることもできる。又図4及び図5に示す実施例に於いても、レベルシフタを設けて、第1の可変容量ダイオード VD_1 に印加される電圧に対して、可変容量ダイオード VD_2 、 VD_3 に印加される電圧にレベル差を与えることができる。

【0025】又前述の各実施例の電圧制御発振回路の制御電圧を画像信号として、電圧制御発振回路から周波数変調信号を出力し、この出力信号をレーザダイオードの駆動信号とし、レーザダイオードの出力光を光伝送路により伝送する構成とすることができる。即ち、発振周波数の可変範囲が広く且つ直線性が良い電圧制御発振回路の出力信号によりレーザダイオードを駆動する光輝度変調器を構成することができる。

【0026】

【発明の効果】以上説明したように、本発明は、インダクタンス1と静電容量2とからなるLC共振回路の静電容量2を第1の可変容量ダイオードにより構成し、トランジスタ増幅器3の出力信号を正帰還する為の第1、第2の静電容量4、5の少なくとも何れか一方を第2の可変容量ダイオードにより構成し、制御電圧により第1の可変容量ダイオードの静電容量を変化させて発振周波数を変化させ、それと同時に、第2の可変容量ダイオードの静電容量を変化させて、発振周波数の変化に伴う帰還量の減少を防止し、発振周波数が高い場合でも発振が停止しないようにすることができる。従って、発振周波数の可変範囲を拡大することができる。それと共に、直線性を改善し、且つ帰還量の所望の値に維持して出力レベルを安定化することができる利点がある。

【0027】又ツェナーダイオードZDや演算増幅器等によるレベルシフタを設けて、第1の可変容量ダイオードに印加する電圧に対して、第2の可変容量ダイオードに印加する電圧をレベルシフタによるレベルだけシフトすることにより、第1の可変容量ダイオードの静電容量と、第2の可変容量ダイオードの静電容量とを相違させ

7

ると共に、発振周波数を変化させた時の帰還量の減少を防止し、発振周波数の変化範囲の拡大と、直線性の改善と、出力レベルの安定化とを図ることができる利点がある。

【図面の簡単な説明】

【図1】本発明の原理説明図である。

【図2】本発明の第1の実施例の説明図である。

【図3】本発明の実施例の特性測定曲線図である。

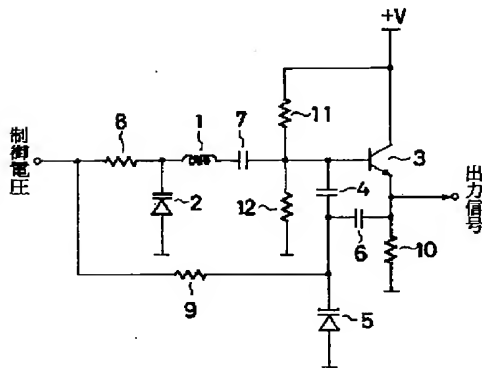
【図4】本発明の第2の実施例の説明図である。

【図5】本発明の第3の実施例の説明図である。

【図6】本発明の第4の実施例の説明図である。

【図1】

本発明の原理説明図



8

【図7】従来例の説明図である。

【図8】従来例の特性測定曲線図である。

【符号の説明】

1 LC共振回路を構成するインダクタンス

2 LC共振回路を構成する静電容量

3 トランジスタ増幅器

4, 5 正帰還用の静電容量

6, 7 直流遮断用の静電容量

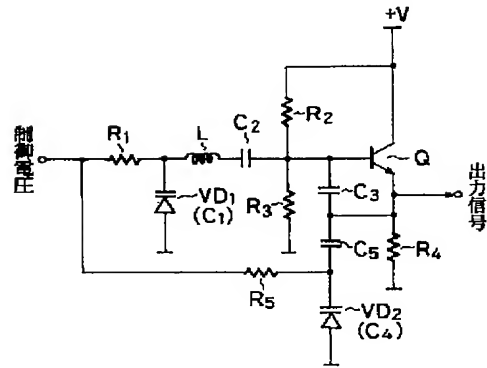
8, 9 制御電圧印加用の抵抗

10 出力用の抵抗

11, 12 バイアス電圧用の抵抗

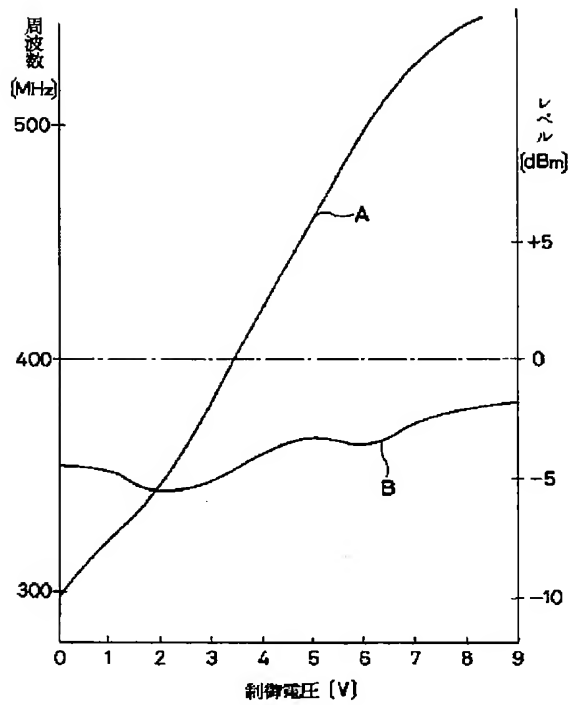
【図2】

本発明の第1の実施例の説明図



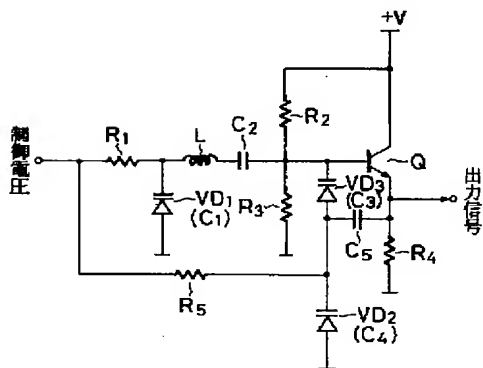
【図3】

本発明の実施例の特性測定曲線図



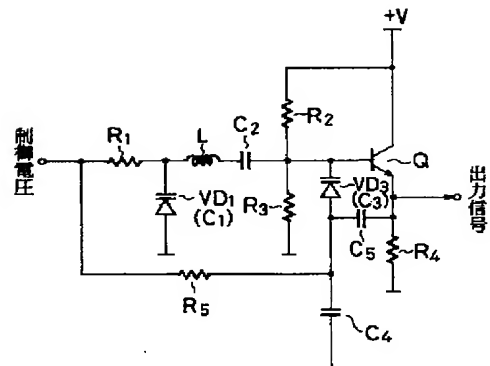
【図5】

本発明の第3の実施例の説明図



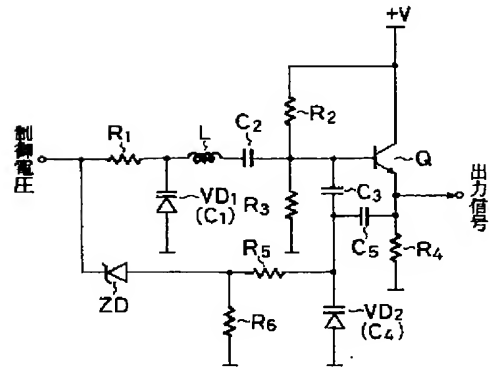
【図4】

本発明の第2の実施例の説明図

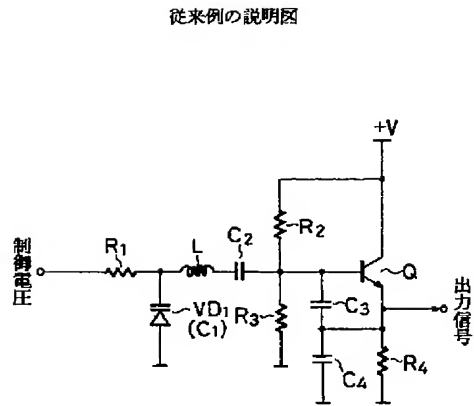


【図6】

本発明の第4の実施例の説明図



【図7】



【図8】

従来例の特性測定曲線図

